

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-241452

(P2000-241452A)

(43) 公開日 平成12年9月8日(2000.9.8)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード(参考)
G 0 1 R	1/073	G 0 1 R	E 2 G 0 1 1
	1/067		G 4 M 1 0 6
H 0 1 L	21/66	H 0 1 L	B

審査請求 未請求 請求項の数 6 O L (全 5 頁)

(21) 出願番号 特願平11-39284

(22) 出願日 平成11年2月17日(1999.2.17)

(71) 出願人 000219967

東京エレクトロン株式会社

東京都港区赤坂5丁目3番6号

(72) 発明者 萩原 順一

山梨県韭崎市藤井町北下条2381番地の1

東京エレクトロン山梨株式会社内

(74) 代理人 100096910

弁理士 小原 肇

Fターム(参考) 2G011 AA15 AA21 AB01 AB07 AC21

AED3

4M106 AA01 AA02 BA01 BA14 DD03

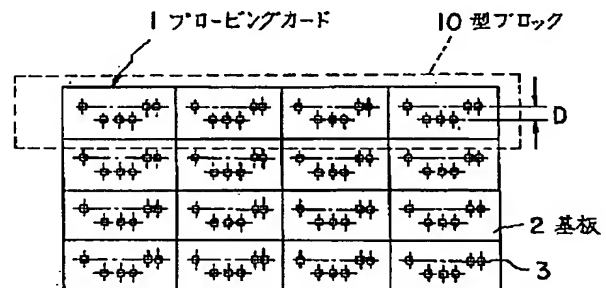
DD10

## (54) 【発明の名称】 プロービングカードの製造方法

## (57) 【要約】

【課題】 従来のプロービングカードの製造方法は、手作業でタングステンワイヤーからプローブを作製し、取り付けていたため、プロービングカードがICチップの微細化に伴ってプローブが微小化すると、手作業によるプローブの作製のみならずプローブの取り付けが難しくなり、況してICチップの同測数が多くなればなるほどプローブの配列数が増え、手作業によるプロービングカードの製造が益々難しくなる。

【解決手段】 本発明のプロービングカードの製造方法は、プローブ本体4Aの曲線形状を有する型ブロック10にその表面形状に沿って所定の深さの溝11をプローブ4の配列に合わせて設ける工程と、各溝11に離型用薄膜12を設ける工程と、型ブロック10を介して各プローブ本体4Aの一端を基板2に形成された電極パッド3に接続すると共に各プローブ本体4Aの他端に接触用端子4Bを接続してプローブ4を形成する工程と、型ブロック10からプローブ4を剥離する工程とを有する。



## 【特許請求の範囲】

【請求項 1】 被検査体に形成された複数の素子に、基板上に配置された所定の曲線形状に形成された複数のプローブを接触させて上記各素子の電気的特性検査を行うプロービングカードの製造方法であって、上記プローブ本体の曲線形状を有する型ブロックにその表面形状に沿って所定の深さの溝を上記プローブの配列に合わせて設ける工程と、上記各溝に離型用薄膜を設ける工程と、上記各離型用薄膜に導電性材料を積層して上記プローブ本体を設ける工程と、上記型ブロックを介して上記各プローブ本体の一端を上記基板に形成された電極に接続すると共に上記各プローブ本体の他端に接触用端子を接続してプローブを形成する工程と、上記型ブロックから上記プローブを剥離する工程とを有することを特徴とするプロービングカードの製造方法。

【請求項 2】 上記プローブの配列パターンを上記溝の深さによって設定することを特徴とする請求項 1 に記載のプロービングカードの製造方法。

【請求項 3】 上記離型用薄膜を PVD 法により設けることを特徴とする請求項 1 または請求項 2 に記載のプロービングカードの製造方法。

【請求項 4】 上記離型用薄膜としてチタン膜を設けることを特徴とする請求項 1～請求項 3 のいずれか 1 項に記載のプロービングカードの製造方法。

【請求項 5】 上記導電性材料を電気メッキにより積層することを特徴とする請求項 1～請求項 4 のいずれか 1 項に記載のプロービングカードの製造方法。

【請求項 6】 上記導電性材料として少なくともニッケルを用いることを特徴とする請求項 1～請求項 5 のいずれか 1 項に記載のプロービングカードの製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、被検査体の電気的特性検査を行う際に用いられるプロービングカードの製造方法に関する。

## 【0002】

【従来の技術】 被検査体、例えば半導体ウエハ（以下、単に「ウエハ」と称す。）に多数形成されたメモリ回路やロジック回路等の IC チップの電気的特性検査を行う場合にはコンタクタとしてプロービングカードが用いられる。このプロービングカードは検査時にウエハの電極用パッドと接触した時にテストと IC チップ間で検査用信号の授受を中継する役割を果たしている。このプロービングカードは、例えば IC チップ上に形成された複数の電極パッドに対応したワイヤータイプのプローブを複数有し、各プローブと各電極パッドとをそれぞれ電氣的に接触させて IC チップの検査を行うようにしている。

【0003】 ところで最近、IC チップの集積度が高まって電極パッドの数が急激に増加すると共に電極パッドの配列が益々狭ピッチ化している。これに伴ってプロ

ビングカードのプローブの本数が急激に増加し、狭ピッチ化している。しかも、ウエハの大口径化に伴ってウエハ内の IC チップ数が急激に増加し、検査に長時間を要し、検査時間の短縮が重要課題になっている。そこで、プロービングカードによって検査を行う場合にも、IC チップを 1 個ずつ検査するのではなく、同時に検査する IC チップの数（同測数）を増やし、検査時間を短縮するようにしている。このようなプロービングカードを製造する従来の方法は、例えばタングステンワイヤーを一本ずつ所定形状に曲げてプローブを製作し、各プローブを一本ずつ手作業で支持体に取り付けていた。

## 【0004】

【発明が解決しようとする課題】 しかしながら、従来のプロービングカードの製造方法は、手作業でタングステンワイヤーからプローブを作製し、取り付けていたため、プロービングカードが IC チップの微細化に伴ってプローブが微小化すると、手作業によるプローブの作製のみならずプローブの取り付けが難しくなり、況して IC チップの同測数が多くなればなるほどプローブの配列数が増え、手作業によるプロービングカードの製造が益々難しくなる。

【0005】 本発明は、上記課題を解決するためになされたもので、素子の微細化、その同測数の増加に伴って多ピン化に対応するワイヤータイプのプロービングカードを自動的に製造することができるプロービングカードの製造方法を提供することを目的としている。

## 【0006】

【課題を解決するための手段】 本発明の請求項 1 に記載のプロービングカードの製造方法は、被検査体に形成された複数の素子に、基板上に配置された所定の曲線形状に形成された複数のプローブを接触させて上記各素子の電気的特性検査を行うプロービングカードの製造方法であって、上記プローブ本体の曲線形状を有する型ブロックにその表面形状に沿って所定の深さの溝を上記プローブの配列に合わせて設ける工程と、上記各溝に離型用薄膜を設ける工程と、上記各離型用薄膜に導電性材料を積層して上記プローブ本体を設ける工程と、上記型ブロックを介して上記各プローブ本体の一端を上記基板に形成された電極に接続すると共に上記各プローブ本体の他端に接触用端子を接続してプローブを形成する工程と、上記型ブロックから上記プローブを剥離する工程とを有することを特徴とするものである。

【0007】 また、本発明の請求項 2 に記載のプロービングカードの製造方法は、請求項 1 に記載の発明において、上記プローブの配列パターンを上記溝の深さによって設定することを特徴とするものである。

【0008】 また、本発明の請求項 3 に記載のプロービングカードの製造方法は、請求項 1 または請求項 2 に記載の発明において、上記離型用薄膜を PVD 法により設けることを特徴とするものである。

【0009】また、本発明の請求項4に記載のプロービングカードの製造方法は、請求項1～請求項3のいずれか1項に記載の発明において、上記離型用薄膜としてチタン膜を設けることを特徴とするものである。

【0010】また、本発明の請求項5に記載のプロービングカードの製造方法は、請求項1～請求項4のいずれか1項に記載の発明において、上記導電性材料を電気メッキにより積層することを特徴とするものである。

【0011】また、本発明の請求項6に記載のプロービングカードの製造方法は、請求項1～請求項5のいずれか1項に記載の発明において、上記導電性材料として少なくともニッケルを用いることを特徴とするものである。

【0012】以下、図1～図8に示す実施形態に基づいて本発明を説明する。本実施形態により製造されるプロービングカード1は、例えば図1に示すように、セラミックスによって形成された基板2と、この基板2表面に複数（例えば、4行4列のマトリクス状に配置された16個）のICチップそれぞれの電極パッド（図示せず）に対応して配列された30～60 $\mu$ m角の複数の電極パッド3と、各電極パッド3それぞれに後述のようにして設けられるプローブ4（図5参照）とを備え、マトリクス状に配置されたワイヤタイプのプロープ4で16個のICチップを同時に検査することができるようになっている。そして、本発明のプロービングカードの製造方法ではプローブの作製作業及び基板2上へのプローブの取付作業をそれぞれ自動化している。

【0013】本実施形態では、図2の（a）、（b）で示す型ブロック10を用いてワイヤタイプのプロープ4を自動的に作製する。この型ブロック10は、図2の（a）に示すように、金属または合成樹脂によりプロープ4の側面形状に即した段差を持って形成されている。この型ブロック10でプロープ4を作製する場合には、例えば、まず始めに型ブロック10の段差表面にレジストが塗布された後、レーザービームが照射され、型ブロック10の段差表面にプロープ4の配列に即した位置に所定の深さの溝11が図2の（b）で示すように設けられる。基板2上でのプロープ4の配列パターンは溝11の深さを適宜変えることによって設定される。例えば、図1の場合であれば、基板2上の6個の電極パッド3の内、長手方向の右から1、2、6番目の電極パッド3と3、4、5番目の電極パッド3は距離Dだけ座標位置がずれたパターンになっている。従って、前者の電極パッド3に取り付けるプロープ4のための溝11は後者の電極パッド3に取り付けるプロープ4のための溝11よりも寸法Dだけ深く形成する。溝11の深さはレーザービームの照射時間の長短によって適宜変えることができる。

【0014】図2の（b）に示す溝11が型ブロック10に設けられた後、型ブロック10の各溝11に導電性材料からなる離型用薄膜12が設けられる。離型用薄膜

12は溝11内に形成されたプローブ本体4Aを溝11から剥離する場合の犠牲層としての役割を有すると共に電気メッキによりプローブ本体4Aを形成する場合の電極としての役割を有している。溝11内に離型用薄膜12を設ける場合には治具20が用いられる。この治具20は例えば板状に形成され、その表面には図3に示すように型ブロック10を収納する横方向の断面形状が例えばV字状を呈する収納溝21が複数形成されている。そして、成膜時には治具20の各収納溝21内に型ブロック10が配置され、図3に示すように複数の型ブロック10が収納された状態でスパッタリング方式、真空蒸着方式等のPVD装置内に装着される。例えばスパッタリング方式で離型用薄膜12を成膜する場合にチタンがターゲットとして用いられ、図3に矢印で示すようにターゲットからスパッタリングされたチタン粒子が型ブロック10の溝11内に積層されてチタン薄膜が離型用薄膜12として形成される。チタン薄膜は例えば0.3～0.5 $\mu$ mの厚さに形成される。

【0015】溝11内に離型用薄膜12が形成された後、例えば従来公知の電鍍処理を用いて導電性材料であるニッケルイオンが溝11内の離型用薄膜12表面にメッキされニッケル層として積層される。ニッケル層の厚みは例えば電極パッド3の寸法（30～60 $\mu$ m）に即して形成される。このニッケル層がプローブ本体4Aとなる。

【0016】各型ブロック10にそれぞれ一列分のプローブ本体4Aが形成された後、型ブロック10が図1に示すように基板2上に配置され、型ブロック10を介して基板2上でプロープ4が作製される。例えば予め基板2表面にワックス等を塗布し、その塗布面を電極パッド3表面と面一に揃えておく。そして、図1に示すように型ブロック10のプロープ本体4Aの下端が基板2の対応する電極パッド3に位置合わせされた状態で型ブロック10が基板2上に載置された後、プロープ本体4Aの下端が例えば抵抗溶接等の手段で電極パッド3に溶着される。次いで、型ブロック10の各プロープ本体4Aに対応する複数の接触用端子4Bが各プロープ本体4Aの上端に位置合わせされた状態で抵抗溶接によりプロープ本体4Aに対して溶着される。

【0017】型ブロック10が一体化した基板2がフッ酸溶液中に浸漬されると、離型用薄膜12であるチタン薄膜が溶解し、プローブ本体4Aが型ブロック10の溝11から剥離可能な状態になる。そこで、型ブロック10を基板2から外すと、基板2上に図5に示すプロープ4が一列分だけ形成される。後は、同様の手順を繰り返して他のプロープ4が基板2上に設けられ、所定本数のプロープ4を有する図6に示すプロービングカード1が作製される。

【0018】ところで、接触用端子4Bは例えば図4に示すようにバンプ（例えば、四角錐台状に形成されてい

る) 4 C とバンプを 4 C を支持する支持部材 4 D とからなっている。この接触用端子 4 B は例えば L I G A (Lit h o g r a p h i e , G a l v a n o f o r m u n g , A b f o r m u n g) プロセスを用いて作製される。即ち、図 7 の (a) に示すように例えばシリコン基板 3 1 表面にシリコン酸化膜 3 1 A が形成された後、その表面にレジスト膜 3 2 が塗布される。次いで、シリコン基板 3 1 が型ブロック 1 0 のプローブ 4 に従って配列されたバンプ 4 C のパターンを有するフォトマスク 3 3 を介して露光された後、レジスト膜 3 2 が現像処理されると、同図に示すようにレジスト膜 3 2 に四角形の孔 3 2 A が形成される。引き続き、孔 3 2 A の部分のシリコン酸化膜 3 1 A が除去され、シリコン基板 3 1 に異方性エッチングが施されると、同図の (b) に示すように逆四角錐台状の孔 3 1 B が形成される。次いで、レジスト膜 3 2 及びシリコン酸化膜 3 1 A が除去される。更に、同図 (c) に示すようにシリコン基板 3 1 の表面に酸化膜 3 4 が形成され、その表面にチタン膜 3 5 が形成される。次いで、レジストが塗布され、孔 3 1 B に相当する部分のレジスト膜が露光、現像処理により除去されて孔 3 1 B が開口された後、タングステンカーバイド-コバルト合金がスパッタリングされ、同図の (d) に示すようにシリコン基板 3 1 の孔 3 1 B がタングステンカーバイド-コバルト合金で埋められてバンプ 4 C が形成される。シリコン酸化膜 3 4 はバンプ 4 C をシリコン基板 3 1 の孔 3 1 B から分離する時の分離層となり、チタン膜 3 5 がバンプ 4 C を形成するタングステンカーバイド-コバルト合金の金属拡散防止用のバリア層になる。

【0019】しかる後、図 8 の (a) に示すようにポリメチルメタクリレート (PMMA) を含有し透明度の高いレジストがシリコン基板 3 1 表面に塗布されて犠牲層 3 6 が形成され、この犠牲層 3 6 に対して所定のフォトマスクを介して露光、現像処理が施され、バンプ 4 C の支持部材 4 D を形成するための孔 3 6 A が形成される。次いで、図 8 の (b) に示すように電鍍処理により例えばニッケルで孔 3 6 A が埋められ、バンプ 4 C と支持部材 4 D からなる接触用端子 4 B が形成される。次いで、このシリコン基板 3 1 に形成された各接触用端子 4 B が上述のようにして型ブロック 1 0 に転写されプローブ 4 が作製される。

【0020】以上説明したように本実施形態によれば、プローブ本体 4 A の曲線形状を有する型ブロック 1 0 にその表面形状に沿って所定の深さの溝 1 1 をプローブ 4 の配列に合わせて設けた後、これらの各溝 1 1 に離型用薄膜 1 2 を設け、更に、各離型用薄膜 1 2 上に導電性材料としてニッケルを積層してプローブ本体 4 A を設けるようにしたため、ワイヤータイプのプローブ 4 を手作業によることなく自動的に製造することができる。しかも、各プローブ本体 4 A の一端に型ブロック 1 0 を介して接触用端子 4 B を接続すると共に各プローブ本体 4 A

の他端を基板 2 に形成された電極パッド 3 に接続した後、型ブロック 1 0 からプローブ 4 を剥離するようにしたため、一本一本のプローブ 4 を手作業により取り付けるといった面倒な作業を自動化することができる。

【0021】また、本実施形態によれば、型ブロック 1 0 に設ける際に、溝 1 1 の深さをレーザビームの照射時間の長短によりプローブ 4 の座標位置に合わせて設定するようにしたため、プローブ 4 の配列パターンに柔軟に対応することができる。また、離型用薄膜 1 2 を P V D 法により設けるようにしたため、例えば溝 1 1 内にチタン薄膜等の離型用薄膜 1 2 を均一で極めて薄い状態で成膜することができる。更に、ニッケル等の導電性材料を電鍍処理により積層するようにしたため、手作業では作製困難な小さなプローブであっても複数本を同時且つ均一に自動的に作製することができる。

【0022】尚、上記実施形態ではプローブ本体 4 A をニッケルにより作製する場合に説明したが、プローブ本体はニッケルに制限されるものではなく、プローブ本体はその他ニッケル合金等のバネ性のある金属で作製したものであれば良い。また、プローブ本体の曲線形態も上記実施形態に何等制限されるものではなく、被検査体に種類に応じて適宜変更することができる。

#### 【0023】

【発明の効果】本発明の請求項 1 ~ 請求項 6 に記載の発明によれば、素子の微細化、その同測数の増加に伴って多ピン化に対応するワイヤータイプのプロービングカードを自動的に製造することができるプロービングカードの製造方法を提供することができる。

#### 【図面の簡単な説明】

【図 1】本発明のプロービングカードの製造方法の一実施形態に用いられる基板を示す平面図である。

【図 2】本実施形態に用いられる型ブロックの一例を示す図で、(a) は型ブロックそのものを示す斜視図、(b) はプローブ本体用の溝を設けた型ブロックを示す斜視図である。

【図 3】図 2 の (b) に示す型ブロックの溝に離型用薄膜を設ける方法を示す説明図である。

【図 4】図 2 の (b) に示す型ブロックを用いてプローブ本体を基板に接続する状態の説明図である。

【図 5】本実施形態により作製されたプロービングカードの要部を拡大して示す斜視図である。

【図 6】本実施形態により作製されたプロービングカードの一部を示す側面図である。

【図 7】(a) ~ (d) は本実施形態で製造されるプロービングカードの接触用端子のバンプを作製する手順を示す工程図である。

【図 8】(a) 及び (b) は図 7 のバンプに支持部材を接合する手順を示す工程図である。

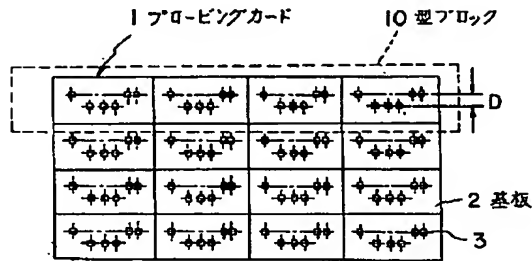
#### 【符号の説明】

1 プロービングカード

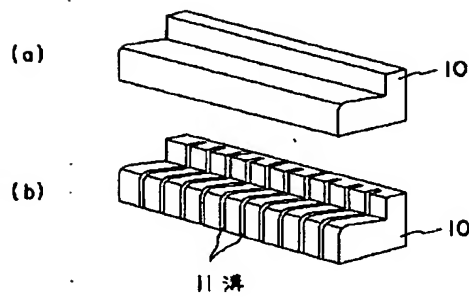
- 2 セラミック基板  
3 電極パッド  
4 プローブ  
4 A プロープ本体

- 4 B 接触用端子  
10 型ブロック  
11 溝  
12 離型用薄膜 (チタン薄膜)

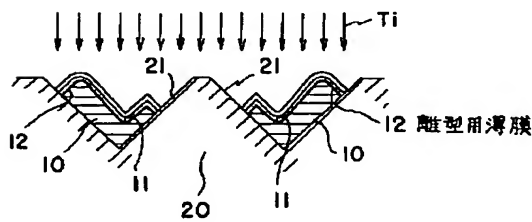
【図1】



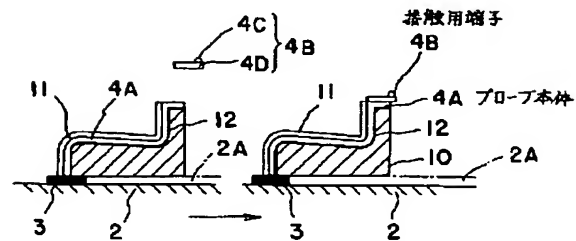
【図2】



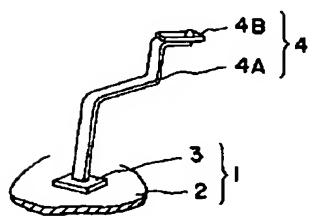
【図3】



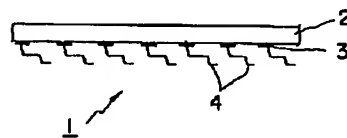
【図4】



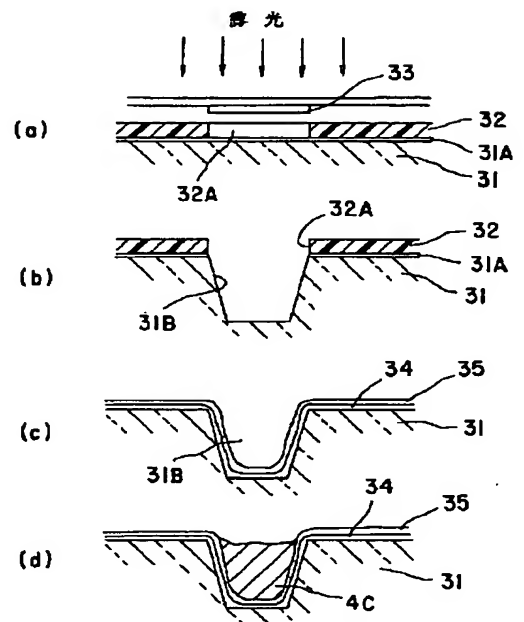
【図5】



【図6】



【図7】



【図8】

